

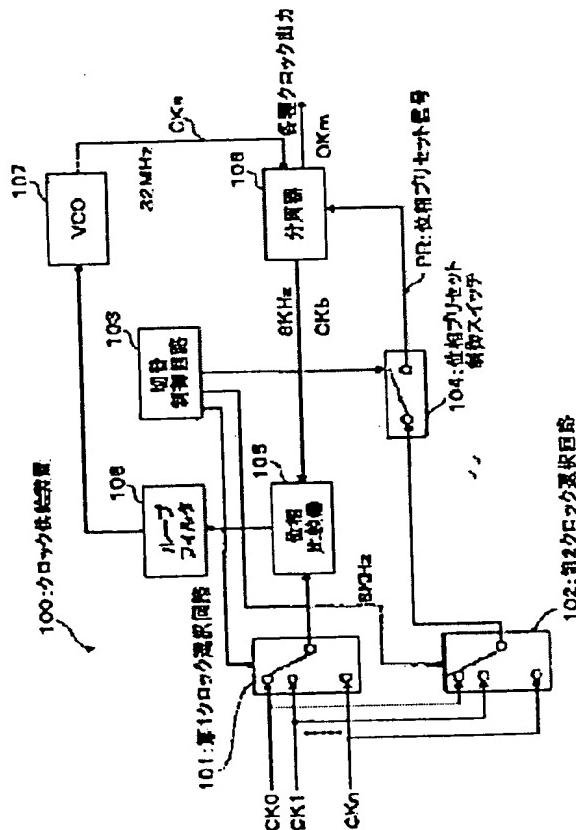
## DEVICE AND METHOD FOR SUPPLYING CLOCK

Patent number: JP2001077690  
 Publication date: 2001-03-23  
 Inventor: TOMIOKA TAKESHI  
 Applicant: MATSUSHITA ELECTRIC IND CO LTD  
 Classification:  
   - international: H03L7/199; H03L7/08; H03L7/10; H04L7/033  
   - european:  
 Application number: JP19990251057 19990906  
 Priority number(s):

### Abstract of JP2001077690

**PROBLEM TO BE SOLVED:** To avoid generating large frequency variation in the output clock signal of a PLL(phase-locked loop), in spite of switching reference clock signal having different phases.

**SOLUTION:** In a clock-supplying device 100, a phase difference between a reference clock signal CK0 selected by a first clock selection circuit 101 and a comparing clock signal CKb is obtained by a phase comparator 105, this phase difference is smoothed by a loop filter 106 to output controlled voltage to a VCO (voltage-controlled oscillator) 107, thereby the output clock signal CKa of a frequency corresponding to the controlled voltage is oscillated from the VCO 107, and this clock signal CKa is frequency-divided by a frequency divider 108 to output various kinds of clock signals CKm and a comparing clock signal CKb. Then, a second clock selection circuit 102 is switched, the divider 108 is preset by the a reference clock signal CK1 selected by this switching and after then, a switch control circuit 103 executes control for simultaneously switching the circuit 101 and the circuit 102.



Data supplied from the esp@cenet database - Worldwide

## 参考技術

(19)日本国特許庁 (JP)

## (12)公開特許公報 (A)

(11)特許出願公開番号  
特開2001-77690  
(P2001-77690A)

(43)公開日 平成13年3月23日 (2001.3.23)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テ-マコト(参考)
H 0 3 L	7/199	H 0 3 L	G 5 J 1 0 6
	7/08		G 5 K 0 4 7
	7/10		D
H 0 4 L	7/033	H 0 4 L	B

審査請求 未請求 請求項の数7 O L (全7頁)

(21)出願番号 特願平11-251057

(22)出願日 平成11年9月6日(1999.9.6)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 富岡 健

神奈川県横浜市港北区綱島東四丁目3番1  
号 松下通信工業株式会社内

(74)代理人 100105050

弁理士 鶴田 公一

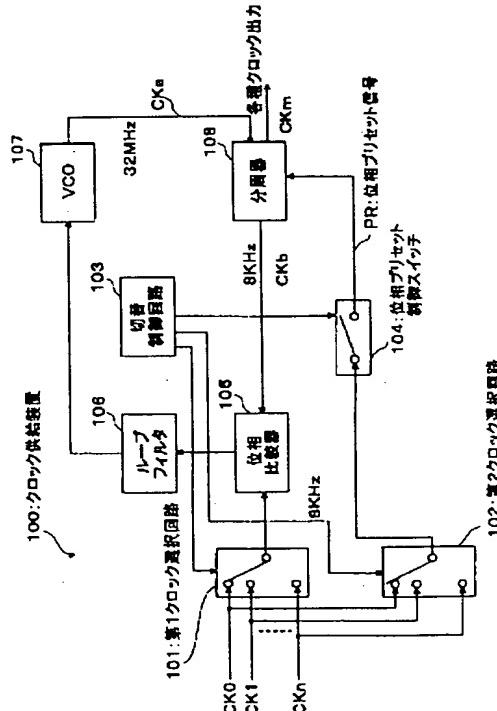
Fターム(参考) 5J106 AA04 BB02 CC01 CC21 CC41  
CC52 DD08 DD09 EE08 EE18  
GG01 GG09 HH03 HH09 KK12  
5K047 AA05 GG01 GG07 GG09 GG10  
GG11 MM33 MM46 MM50 MM63

(54)【発明の名称】 クロック供給装置及び方法

(57)【要約】

【課題】 位相が異なる基準クロック信号を切り替えてでもPLL回路の出力クロック信号に大きな周波数変動が生じないようにすることができる。

【解決手段】 第1クロック選択回路101で選択された基準クロック信号CK0と比較クロック信号CKbとの位相差を位相比較器105で求め、この位相差をループフィルタ106で平滑化して制御電圧をVCO107へ出力することによって、VCO107から制御電圧に応じた周波数の出力クロック信号CKaを発振させ、このクロック信号CKaを分周器108で分周して各種クロック信号CKm及び比較クロック信号CKbを出力し、そして、第2クロック選択回路102を切り替え、この切り替えで選択された基準クロック信号CK1で分周器108をプリセットした後に、第1クロック選択回路101を第2クロック選択回路102と同様に切り替える制御を切替制御回路103で行うようとする。



## 【特許請求の範囲】

【請求項1】 第1及び第2選択手段で複数の基準クロック信号の何れかを選択し、前記第1選択手段で選択された基準クロック信号と比較クロック信号を位同期させた後、前記第2選択手段を切り替え、この切り替えで選択された基準クロック信号に前記比較クロック信号の位相を同期させた後、前記第1選択手段を前記第2選択手段と同様に切り替える機能、を具備することを特徴とするクロック供給装置。

【請求項2】 複数の基準クロック信号の何れかを選択する第1及び第2選択手段と、前記第1選択手段で選択された基準クロック信号と比較クロック信号との位相差を求める位相比較手段と、前記位相差を平滑化して制御電圧を出力するループフィルタ手段と、前記制御電圧に応じた周波数の出力クロック信号を発振する電圧制御発振手段と、前記出力クロック信号を分周して前記比較クロック信号を出力する分周手段と、前記第2選択手段を切り替え、この切り替えで選択された基準クロック信号で前記分周手段をプリセットした後に、前記第1選択手段を前記第2選択手段と同様に切り替える制御を行う制御手段と、を具備することを特徴とするクロック供給装置。

【請求項3】 位同期制御の安定時に電圧制御発振手段に供給される制御電圧と同等の基準電圧を発生する電圧発生手段と、前記基準電圧とループフィルタ手段の出力制御電圧との何れかを選択して前記電圧制御発振手段へ出力する第3選択手段とを有し、制御手段は、前記第3選択手段が前記基準電圧を選択するように切り替えた後に、第2選択手段を切り替え、この切り替えで選択された基準クロック信号で前記分周手段をプリセットし、この後に前記第1選択手段を前記第2選択手段と同様に切り替え、この後に前記第3選択手段が前記ループフィルタ手段の出力制御電圧を選択する制御を行うことを特徴とする請求項2記載のクロック供給装置。

【請求項4】 複数の基準クロック信号は、複数の通信回線から送信されてくる同周波数の網同期クロック信号であることを特徴とする請求項1乃至請求項3いずれかに記載のクロック供給装置。

【請求項5】 請求項1乃至請求項4いずれかに記載のクロック供給装置を具備することを特徴とする通信装置。

【請求項6】 第1及び第2選択手段で複数の基準クロック信号の何れかを選択し、前記第1選択手段で選択された基準クロック信号と比較クロック信号との位相比較によって位相差を求め、この求められた位相差を平滑化して得た制御電圧を電圧制御発振手段に印加して出力クロック信号を発生し、この発生した出力クロック信号を分周手段で分周して前記比較クロック信号を求め、前記第2選択手段を切り替え、この切り替えで選択された基準クロック信号で前記分周手段をプリセットした後に、

前記第1選択手段を前記第2選択手段と同様に切り替えることを特徴とするクロック供給方法。

【請求項7】 位同期制御の安定時に電圧制御発振手段に供給される制御電圧と同等の基準電圧を発生し、この発生した基準電圧を選択して電圧制御発振手段へ出力した後に、第2選択手段を切り替え、この切り替え時に選択された基準クロック信号で前記分周手段をプリセットし、この後に前記第1選択手段を前記第2選択手段と同様に切り替え、この後に前記基準電圧に代え、位相差を平滑化して得た制御電圧を前記電圧制御発振手段へ出力することを特徴とする請求項6記載のクロック供給方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、公衆網、専用網等のデジタル通信網から送られてくるクロック信号を取り込み、この取り込んだクロック信号に同期した所望周波数のクロック信号を生成し、デジタル通信機器等に用いて好適なクロック供給装置及び方法に関する。

## 【0002】

【従来の技術】 従来、クロック供給装置及び方法としては、特開平8-331677号公報及び特開平9-8786号公報に記載されているものがある。

【0003】 図3は、従来のクロック供給装置の構成を示すブロック図である。

【0004】 この図3に示すクロック供給装置は、クロック選択回路301と、切替制御回路302と、位相比較器303と、ループフィルタ304と、VCO(Voltage Controlled Oscillator)305と、分周器306とを備えて構成されている。

【0005】 但し、クロック選択回路301には、図示せぬ複数のデジタル専用回線等に接続された網同期クロック抽出ポートにより抽出された複数の8KHzの基準クロック信号CK0, CK1, ..., CKnが供給されているものとする。

【0006】 このような構成において、クロック選択回路301が、切替制御回路302の制御に応じて基準クロック信号CK1を選択して位相比較器303へ出力すると、位相比較器303は、基準クロック信号CK0と、分周器306から出力される8KHzの比較クロック信号CKbとの位相を比較し、この位相差信号をループフィルタ304へ出力する。

【0007】 ループフィルタ304は、位相差信号を平滑化して直流電圧を抽出し、この電圧をVCO305へ電圧制御信号として供給する。この供給によって、VCO305から例えば32MHzのクロック信号CKaが発振され、分周器306へ出力される。

【0008】 分周器306は、そのクロック信号CKaを分周することによって、通信装置内で必要な各種クロック信号CKmを生成すると共に、比較クロック信号C

K<sub>b</sub>を生成する。

【0009】このように、PLL(Phase Locked Loop)回路構成によって、網同期クロック抽出ポートを選択出来るようにすることにより、複数接続されている回線のうちどれか一つの回線が障害などのため使用不可になってしまっても、別の回線からクロック信号CK0～CKnの何れかを抽出することにより、網側のクロック信号CK0～CKnに同期した正確なクロック信号CKmを通信装置に供給することができるようになっている。

#### 【0010】

【発明が解決しようとする課題】しかしながら、従来の装置においては、網同期クロック抽出ポートから抽出するクロック信号CK0～CKnの位相に相関性が無いため、クロック選択回路301でクロック信号CK0～CKnを切り替えた際に、PLL回路における基準比較位相が跳躍し、PLL回路の出力手段である分周器306から出力されクロック信号CKmに大きな周波数変動を発生するという問題がある。

【0011】クロック信号CKmの周波数が変動すると、そのクロック信号CKmが供給される回路に悪影響を及ぼすという問題がある。

【0012】本発明はかかる点に鑑みてなされたものであり、位相が異なる基準クロック信号を切り替えてもPLL回路の出力クロック信号に大きな周波数変動が生じないようにすることができるクロック供給装置及び方法を提供することを目的とする。

#### 【0013】

【課題を解決するための手段】本発明のクロック供給装置は、第1及び第2選択手段で複数の基準クロック信号の何れかを選択し、前記第1選択手段で選択された基準クロック信号と比較クロック信号を位相同期させた後、前記第2選択手段を切り替え、この切り替えで選択された基準クロック信号に前記比較クロック信号の位相を同期させた後、前記第1選択手段を前記第2選択手段と同様に切り替える機能、を具備する構成を採る。

【0014】この構成によれば、基準クロック信号の切り替え時には、既に比較クロック信号の位相が切り替え先の基準クロック信号の位相と同じとなっているので、基準クロック信号を切り替えても、電圧制御発振手段の出力クロック信号の周波数は殆ど変動することが無くなる。

【0015】本発明のクロック供給装置は、複数の基準クロック信号の何れかを選択する第1及び第2選択手段と、前記第1選択手段で選択された基準クロック信号と比較クロック信号との位相差を求める位相比較手段と、前記位相差を平滑化して制御電圧を出力するループフィルタ手段と、前記制御電圧に応じた周波数の出力クロック信号を発振する電圧制御発振手段と、前記出力クロック信号を分周して前記比較クロック信号を出力する分周手段と、前記第2選択手段を切り替え、この切り替えで

選択された基準クロック信号で前記分周手段をプリセットした後に、前記第1選択手段を前記第2選択手段と同様に切り替える制御を行う制御手段と、を具備する構成を採る。

【0016】この構成によれば、基準クロック信号の切り替え時には、分周手段のプリセットにより既に比較クロック信号の位相が切り替え先の基準クロック信号の位相と同じとなっているので、基準クロック信号を切り替えても、電圧制御発振手段の出力クロック信号の周波数は殆ど変動することがなく、これによって、分周手段から出力される各種クロック信号の周波数も殆ど変動することが無くなる。

【0017】本発明のクロック供給装置は、上記構成において、位相同期制御の安定時に電圧制御発振手段に供給される制御電圧と同等の基準電圧を発生する電圧発生手段と、前記基準電圧とループフィルタ手段の出力制御電圧との何れかを選択して前記電圧制御発振手段へ出力する第3選択手段とを有し、制御手段は、前記第3選択手段が前記基準電圧を選択するように切り替えた後に、第2選択手段を切り替え、この切り替えで選択された基準クロック信号で前記分周手段をプリセットし、この後に前記第1選択手段を前記第2選択手段と同様に切り替え、この後に前記第3選択手段が前記ループフィルタ手段の出力制御電圧を選択する制御を行う構成を採る。

【0018】この構成によれば、上記何れかの構成と同様の作用効果に加え、切り替え時に発生する位相比手段の出力の僅かな擾乱をも除去することができ、基準クロック信号を位相の異なる基準クロック信号に切り替えた場合にでも、電圧制御発振手段の出力クロック信号を更に安定させることができる。

【0019】本発明のクロック供給装置は、上記構成において、複数の基準クロック信号は、複数の通信回線から送信されてくる同周波数の網同期クロック信号である構成を採る。

【0020】この構成によれば、各々位相の異なる網同期クロック信号であっても第1の態様乃至第3の態様いずれかと同様の作用効果を得ることができる。

【0021】本発明の通信装置は、上記何れかの構成と同様のクロック供給装置を具備する構成を採る。

【0022】この構成によれば、通信装置において、上記何れかの構成と同様の作用効果を得ることができる。

【0023】本発明のクロック供給方法は、第1及び第2選択手段で複数の基準クロック信号の何れかを選択し、前記第1選択手段で選択された基準クロック信号と比較クロック信号との位相比較によって位相差を求め、この求められた位相差を平滑化して得た制御電圧を電圧制御発振手段に印加して出力クロック信号を発生し、この発生した出力クロック信号を分周手段で分周して前記比較クロック信号を求め、前記第2選択手段を切り替え、この切り替えで選択された基準クロック信号で前記

分周手段をプリセットした後に、前記第1選択手段を前記第2選択手段と同様に切り替えるようにした。

【0024】この方法によれば、基準クロック信号の切り替え時には、分周手段のプリセットにより既に比較クロック信号の位相が切り替え先の基準クロック信号の位相と同じとなっているので、基準クロック信号を切り替えても、電圧制御発振手段の出力クロック信号の周波数は殆ど変動することがなく、これによって、分周手段から出力される各種クロック信号の周波数も殆ど変動することが無くなる。

【0025】本発明のクロック供給方法は、上記方法において、位相同期制御の安定時に電圧制御発振手段に供給される制御電圧と同等の基準電圧を発生し、この発生した基準電圧を選択して電圧制御発振手段へ出力した後に、第2選択手段を切り替え、この切り替え時に選択された基準クロック信号で前記分周手段をプリセットし、この後に前記第1選択手段を前記第2選択手段と同様に切り替え、この後に前記基準電圧に代え、位相差を平滑化して得た制御電圧を前記電圧制御発振手段へ出力するようにした。

【0026】この方法によれば、上記何れかの方法と同様の作用効果に加え、切り替え時に発生する位相比較手段の出力の僅かな擾乱をも除去することができ、基準クロック信号を位相の異なる基準クロック信号に切り替えた場合にでも、電圧制御発振手段の出力クロック信号を更に安定させることができる。

#### 【0027】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照して詳細に説明する。

【0028】(実施の形態1) 図1は、本発明の実施の形態1に係るクロック供給装置の構成を示すブロック図である。

【0029】この図1に示す実施の形態1のクロック供給装置100は、デジタル通信装置などに用いられるものであり、第1及び第2クロック選択回路101、102と、切替制御回路103と、位相プリセット制御スイッチ104と、位相比較器105と、ループフィルタ106と、VCO107と、分周器108とを備えて構成されている。

【0030】即ち、位相比較器105、ループフィルタ106、VCO107及び分周器108によってPLL回路が構成されている。

【0031】また、第1及び第2クロック選択回路101、102には、図示せぬ複数のデジタル専用回線等に接続された網同期クロック抽出ポートにより抽出された各々位相が異なる複数の基準クロック信号CK0、CK1、…、CKnが供給されているものとする。また、基準クロック信号CK0～CKnは、全て8KHzであるとする。

#### 【0032】第1及び第2クロック選択回路101、102

02は、切替制御回路103の切替制御に応じて基準クロック信号CK0～CKnの何れかを選択するものである。

【0033】位相比較器105は、第1クロック選択回路101で選択された例えば基準クロック信号CK0と、分周器108から出力される8KHzの比較クロック信号CKbとの位相を比較し、この位相差信号をループフィルタ106へ出力するものである。

【0034】ループフィルタ106は、その位相差信号を平滑化して直流電圧を出力し、この電圧をVCO107へ電圧制御信号として供給するものである。

【0035】VCO107は、ループフィルタ106からの電圧に応じた周波数、例えば32MHzのクロック信号CKmを発振して分周器108へ出力するものである。

【0036】分周器108は、そのクロック信号CKaを分周することによって、通信装置内で必要な各種クロック信号CKmを生成すると共に、比較クロック信号CKbを生成するものである。

【0037】位相プリセット制御スイッチ104は、切替制御回路103の切替制御に応じてオン／オフ動作を行い、第2クロック選択回路102で選択された例えばクロック信号CK0を、分周器108の位相プリセット信号PRとして出力するものである。

【0038】位相プリセット信号PRによる分周器108のプリセットは一度だけ行われるようになっている。これは、切替制御回路103が位相プリセット制御スイッチ104をオン／オフ制御することによって行われるようになっている。

【0039】切替制御回路103は、第1クロック選択回路101を切り替える前に、第2クロック選択回路102を切り替えると共に、位相プリセット制御スイッチ104をオン状態とし、これによって分周器108がプリセットされた直後に、位相プリセット制御スイッチ104をオフするとと共に、第1クロック選択回路101を第2クロック選択回路102と同様に切り替える制御を行うものである。

【0040】このような構成のクロック供給装置100において、例えば第1及び第2クロック選択回路101、102が基準クロック信号CK0を選択しており、位相プリセット制御スイッチ104がオフ状態となっているものとする。

【0041】このような状態において、基準クロック信号CK0からCK1に切り替えを行う場合、まず、切替制御回路103の切替制御によって、第2クロック選択回路102が基準クロック信号CK1を選択するように切り替えると共に、位相プリセット制御スイッチ104をオンとする。

【0042】これによって、分周器108が基準クロック信号CK1による位相プリセット信号PRによってブ

リセットされ、比較クロック信号CKbが基準クロック信号CK1と同位相となる。

【0043】この同位相となるタイミングで、切替制御回路103が、位相プリセット制御スイッチ104をオフと共に、第1クロック選択回路101が基準クロック信号CK1を選択するように切替制御を行う。

【0044】これによって、位相比較器105に基準クロック信号CK1が供給される。この時、基準クロック信号CK1と同位相の比較クロック信号CKbが供給されるので、その位相差は殆ど無い状態となっている。

【0045】このように、実施の形態1のクロック供給装置100によれば、第1クロック選択回路101で選択された基準クロック信号CK0と比較クロック信号CKbとの位相差を位相比較器105で求め、この位相差をループフィルタ106で平滑化して制御電圧をVCO107へ出力することによって、VCO107から制御電圧に応じた周波数の出力クロック信号CKaを発振させ、このクロック信号CKaを分周器108で分周して各種クロック信号CKm及び比較クロック信号CKbを出力し、そして、第2クロック選択回路102を切り替え、この切り替えで選択された基準クロック信号CK1で分周器108をプリセットした後に、第1クロック選択回路101を第2クロック選択回路102と同様に切り替える制御を切替制御回路103で行うように構成した。

【0046】これによって、基準クロック信号CK0からCK1への切り替え時には、分周器108のプリセットにより既に比較クロック信号CKbの位相が切り替え先の基準クロック信号CK1の位相と同じとなっているので、基準クロック信号を切り替ても、VCO107の出力クロック信号CKaの周波数は殆ど変動することがなく、これによって、分周器108から出力される各種クロック信号CKmの周波数も殆ど変動することがなくなる。

【0047】これによって、クロック信号CKmが供給される回路に悪影響を及ぼすといったことが無くなる。

【0048】(実施の形態2) 図2は、本発明の実施の形態2に係るクロック供給装置の構成を示すブロック図である。但し、この図2に示す実施の形態2において図1の実施の形態1の各部に対応する部分には同一符号を付し、その説明を省略する。

【0049】この図2に示す実施の形態2のクロック供給装置200が実施の形態1と異なる点は、実施の形態1の構成要素の他に、基準電圧を発生する基準電圧発生回路201と、基準電圧とループフィルタ106から出力される電圧との何れかを、切替制御回路202の切替制御に応じて切り替え、VCO107へ出力する切替スイッチ203とを備えて構成したことにある。

【0050】但し、基準電圧とは、各基準クロック信号CK0～CKn供給時のPLL回路安定時にVCO10

7の電圧制御端子に供給されている電圧の平均値と同じものである。

【0051】また、切替制御回路202は、第1クロック選択回路101を切り替える前に、基準電圧がVCO107へ出力されるように切替スイッチ203を切り替え、次に、第2クロック選択回路102を切り替えると共に、位相プリセット制御スイッチ104をオン状態とし、これによって分周器108がプリセットされた直後に、位相プリセット制御スイッチ104をオフと共に、第1クロック選択回路101を第2クロック選択回路102と同様に切り替え、この後、切替スイッチ203がループフィルタ106の出力電圧をVCO107へ出力するように切り替える制御を行なっている。

【0052】このような構成のクロック供給装置200において、例えば第1及び第2クロック選択回路101, 102が基準クロック信号CK0を選択しており、位相プリセット制御スイッチ104がオフ状態、切替スイッチ203がループフィルタ106からの電圧をVCO107へ出力する状態となっているものとする。

【0053】このような状態において、基準クロック信号CK0からCK1に切り替えを行う場合、まず、切替制御回路103によって、切替スイッチ203が基準電圧発生回路201からの基準電圧をVCO107へ出力するように切り替え制御を行う。

【0054】次に、切替制御回路103が、第2クロック選択回路102が基準クロック信号CK1を選択するように切り替えると共に、位相プリセット制御スイッチ104をオンとする。

【0055】これによって、分周器108が基準クロック信号CK1による位相プリセット信号PRによってプリセットされ、比較クロック信号CKbが基準クロック信号CK1と同位相となる。

【0056】この同位相となるタイミングで、切替制御回路103が、位相プリセット制御スイッチ104をオフと共に、第1クロック選択回路101が基準クロック信号CK1を選択するように切替制御を行う。

【0057】これによって、位相比較器105に基準クロック信号CK1が供給され、この時、基準クロック信号CK1と同位相の比較クロック信号CKbが供給されるので、その位相差は殆ど無い状態となっている。

【0058】この後、切替スイッチ203がループフィルタ106の出力電圧をVCO107へ出力する切替制御を行う。

【0059】このように、実施の形態2のクロック供給装置200によれば、位相同期制御の安定時にVCO107に供給される制御電圧と同等の基準電圧を発生する基準電圧発生回路201と、基準電圧とループフィルタ106の出力制御電圧との何れかを選択してVCO107へ出力する切替スイッチ203とを有し、切替制御回

路202が、切替スイッチ203が基準電圧を選択するように切り替えた後に、第2クロック選択回路102を切り替え、この切り替えで選択された基準クロック信号CK1で分周器108をプリセットし、この後に第1クロック選択回路101を第2クロック選択回路102と同様に切り替え、この後に切替スイッチ203がループフィルタ106の出力制御電圧を選択する制御を行うようにした。

【0060】これによって、基準クロック信号CK0からCK1への切り替え時に、基準電圧がVCO107に制御電圧として供給されるので、VCO107の出力クロック信号CKaの周波数が安定し、この間に、分周器108がプリセットされることにより比較クロック信号CKbの位相が切り替え先の基準クロック信号CK1の位相と同じとされた後、ループフィルタ106の出力制御電圧が選択されてVCO107に供給されるので、基準クロック信号を切り替えても、VCO107の出力クロック信号CKaの周波数は殆ど変動することがなく、これによって、分周器108から出力される各種クロック信号CKmの周波数も殆ど変動することが無くなる。

【0061】即ち、実施の形態1の効果に加え、切り替え時に発生する位相比較器105の出力の僅かな擾乱をも除去することができ、基準クロック信号CK0～CKnを、位相の異なる網クロック信号に切り替えた場合にでも、VCO107の出力クロック信号CKa更に安定させることができる。

#### 【0062】

【発明の効果】以上説明したように、本発明によれば、

位相が異なる基準クロック信号を切り替えてもPLL回路の出力クロック信号に大きな周波数変動が生じないようになることができる。

#### 【図面の簡単な説明】

【図1】本発明の実施の形態1に係るクロック供給装置の構成を示すブロック図

【図2】本発明の実施の形態2に係るクロック供給装置の構成を示すブロック図

【図3】従来のクロック供給装置の構成を示すブロック図

#### 【符号の説明】

100, 200 クロック供給装置

101 第1クロック選択回路

102 第2クロック選択回路

103, 202 切替制御回路

104 位相プリセット制御スイッチ

105 位相比較器

106 ループフィルタ

107 VCO

108 分周器

201 基準電圧発生回路

203 切替スイッチ

CK0～CKn 基準クロック信号

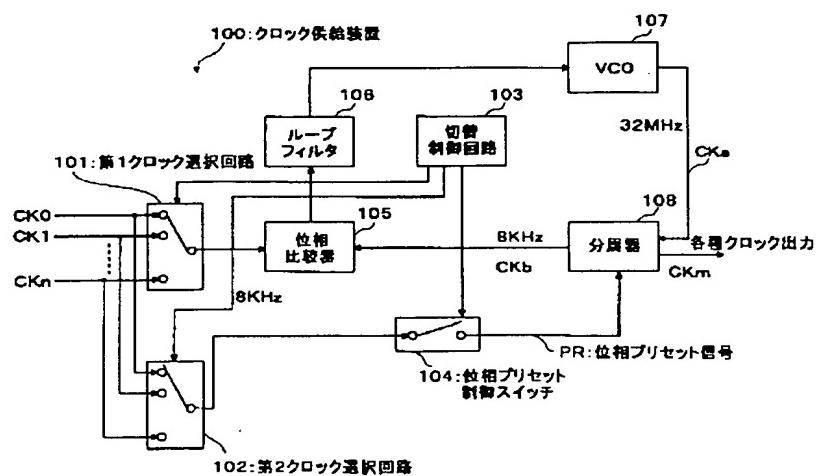
CKa VCO107の発振クロック信号

CKb 比較クロック信号

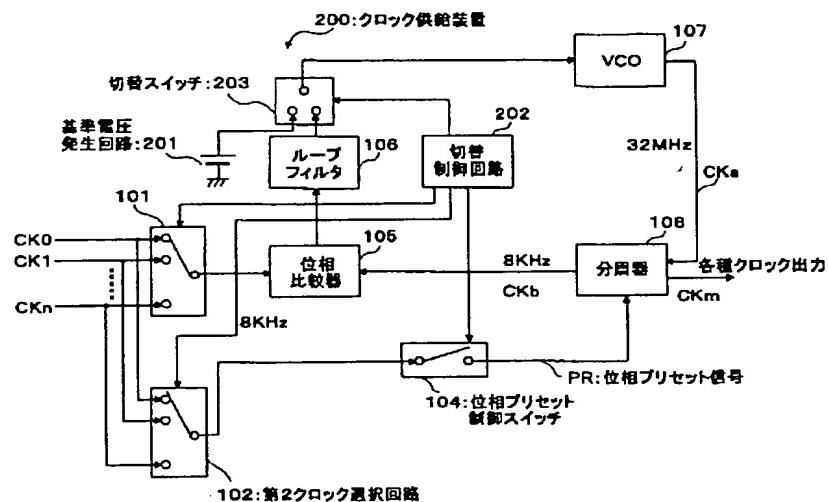
CKm 各種出力クロック信号

PR 位相プリセット信号

【図1】



【図2】



【図3】

